

1 明 細 書

放電用電源装置

技術分野

本発明は、放電負荷にトリガ電圧を印加することによって放電状態とした後、定常放電電力を供給する放電用電源装置に関する。

背景技術

放電エネルギーを利用する放電負荷としては、各種のレーザ装置、放電灯、ストロボ装置、放電加工装置、光ファイバの融着接続装置、薄膜の形成装置などがあり、広い分野において様々な放電負荷が使用されている。この種の放電負荷における放電は、真空中又は不活性ガスのような特定のガス中、あるいは大気中などで発生される。放電を開始させるには、定常放電電圧よりも高いトリガ電圧を放電負荷の放電電極間に印加する必要がある。トリガ電力は放電電力に比べてかなり小さいが、電源装置が十分なトリガ電力を供給する能力を有していないと、トリガ時（放電を開始するためにトリガ電圧を供給する時）の放電電極間の漏れ電流によって放電電極間の電圧が十分に上昇せず、放電状態に至らないことがある。一旦、放電電極間に放電が発生した後は、トリガ電圧に比べて低い電圧で放電が持続するので、必要な放電電流を流すことができる電力を供給できればよい。

放電用電源装置の一従来例を図13に示す。図13において、入力側整流回路51は3相交流電圧を整流して直流電力に変換し、インバータ回路52は入力側整流回路51からの直流電圧を数kHz～数10kHzの高周波交流電圧に変換する。インバータ回路52は周知のものであり、通常、パルス幅制御（オン時間比率制御）される。トランス53は、インバータ回路52から1次巻線53aに印加された高周波交流電圧を、所定の変圧比で昇圧した交流電圧を2次巻線53bから出力する。2次巻線53bの交流電圧は、出力側の全波整流回路54によって直流電圧に変換され、コンデンサ55で平滑化されて、放電負荷56に印加される。放電負荷56は、通常、一方の端子は接地され、他方の端子に負の電圧

2

が印加される。

このような構成の従来の放電用電源装置において、商用交流入力電圧をAC 200 Vとすれば、入力側整流回路51の整流後電圧はほぼ260 Vとなる。したがって、放電負荷56の定常放電電圧を500 Vとすれば、トランス53の2次巻線53bと1次巻線53aとの巻数比、つまり昇圧比 n は約2でよい。トリガ電圧を1000 Vとすると、そのトリガ電圧を発生するために、前記昇圧比 n は4程度必要となる。

この従来の放電用電源装置では、放電開始時にはインバータ回路52が最大のパルス幅で制御され、1000 Vのトリガ電圧を発生する。放電負荷56がこの1000 Vのトリガ電圧でトリガされて、定常の放電状態に移行した後は、放電負荷56の放電電極間電圧は定常放電電圧である500 V程度に低下される。このため、インバータ回路52のオン時間比率（パルス幅）を小さくしなければならない。

しかし、インバータ回路52のオン時間比率を小さくすると、インバータ回路52の出力電流のピーク値が増加し、実効値が増加するから、インバータ回路52のスイッチング素子の電力損失が大きくなり、スイッチング素子の発熱やトランス53の巻線損失が増加するという問題が生じる。

上記欠点を除去するために、図14に示す装置が提案されている。この装置において、図13と同じ構成要素は、図13と同じ符号を付して説明を省略する。この従来装置では、2次巻線53bとは別に、500 V程度のトリガ電圧供給用の第2の2次巻線53cがトランス3に設けられている。その第2の2次巻線53cの電圧がトリガ用整流器57で整流され、抵抗58を通してバイパスダイオード59の両端にほぼ500 Vの電圧が印加される。バイパスダイオード59の両端の500 Vの電圧は、全波整流回路54の整流電圧500 Vに重畳され、放電負荷56にほぼ1000 Vの電圧を供給する。

この電源装置では、トリガ電圧の印加によって放電が開始し、定常放電に移行するときにバイパスダイオード59が導通し、第2の2次巻線53cが短絡されるので、短絡電流を制限するための抵抗58が必要になる。この抵抗58は、定常放電時には無駄な電力を消費することになり、効率の低下と、発熱を招くこと

になる。

以上の説明から分かるように、従来の放電用電源装置では、構成及び制御が複雑であり、電力損失が生じ、コストが高いなどの欠点がある。

本発明は、簡単な回路構成で、インバータ回路の制御方法を複雑化することなく、放電開始時には大きなトリガ電圧を供給でき、定常放電開始後には、インバータ回路を流れる電流のピークをできるだけ制限しながら定常放電状態を維持できる装置の提供を目的とする。

発明の開示

本発明の放電用電源装置は、直流電圧を交流電圧に変換するインバータ回路、複数のダイオードを有し、前記インバータ回路を経て生成された交流電圧を整流する全波整流回路、および前記全波整流回路の前記ダイオードの一部に並列に接続されたトリガ用コンデンサを具備する。この装置では、放電負荷の放電開始時に、定常出力電圧よりも高いトリガ電圧を放電負荷に供給し、定常放電開始後は、前記全波整流回路が出力する直流電力を前記放電負荷に供給する。

この放電用電源装置によれば、簡単な回路構成で定常放電電圧の実質的に2倍の電圧をトリガ電圧として放電負荷に印加できる。また、各サイクルのそれぞれでトリガ電圧が発生されるので、運転条件などの変動で放電電流が少なくなった場合でも、放電が消滅しにくい。

前記全波整流回路は、直列に接続されたダイオードを2対備えたフルブリッジ整流回路であってもよく、いずれか1対の前記ダイオードに前記トリガ用コンデンサがそれぞれ並列に接続されていてもよい。

この場合、簡単な回路構成で定常放電電圧の実質的に2倍の任意の大きさのトリガ電圧を得ることができ、トリガに要する時間を短縮、又は高いトリガ電圧が要求される場合にも対応できる。

前記インバータ回路が出力する交流電圧が供給される1次巻線、および2次巻線を有するトランスをさらに有していてもよい。

前記トランスは前記2次巻線を2つ有し、前記2つの2次巻線は互いに直列に接続されていてもよい。前記全波整流回路はセンタタップ型整流回路であり、前

4

記センタタップ型整流回路は前記2つの2次巻線に接続され、前記トリガ用コンデンサは、前記2つの2次巻線に発生する電圧の和に等しい電圧まで充電されてもよい。

この場合、簡単な回路構成で定常放電電圧の実質的に2倍のトリガ電圧を得ることができ、トリガに要する時間を短縮できる。

トリガ用コンデンサが並列接続されるダイオードが1個の場合、前記放電負荷を流れる漏れ電流を I_t (A)、定常放電電圧を E (V)、前記インバータ回路が出力する交流電圧の周波数を F (Hz) とするとき、前記トリガ用コンデンサの容量 C (F) は、 $C > I_t / (E \times F)$ であり、かつ容量 C (F) は、前記放電負荷が定常放電状態にあるときに全波整流動作を行う容量以下であってもよい。

この場合、インバータ回路の制御を複雑にすることなく、放電負荷を確実に放電状態に至らせると共に、インバータ回路やトランスなどの電力損失を抑制できる。

トリガ用コンデンサが並列接続されるダイオードが2個の場合、前記放電負荷を流れる漏れ電流を I_t (A)、定常放電電圧を E (V)、前記インバータ回路が出力する交流電圧の周波数を F (Hz) とするとき、前記トリガ用コンデンサの容量 C (F) は、 $C > I_t / (2 \times E \times F)$ であり、かつ容量 C (F) は、前記放電負荷が定常放電状態にあるときに全波整流動作を行う容量以下であってもよい。

この場合、インバータ回路の制御を複雑にすることなく、高いトリガ電圧を印加することができ、放電負荷を確実に放電状態に至らせると共に、インバータ回路やトランスなどの電力損失を抑制できる。

前記整流回路の全てのダイオードにコンデンサがそれぞれ並列に接続され、これらのうちいずれかのコンデンサは、他のコンデンサより実質的に静電容量が大きいトリガー用コンデンサであってもよい。

本発明の他の態様の放電用電源装置は、直流電圧を交流電圧に変換するインバータ回路、前記インバータ回路を経て生成された交流電圧を整流する全波整流回路、前記全波整流回路の入力側と出力側との間で直列接続されたトリガ用コンデンサおよびトリガ用ダイオード、および前記全波整流回路の入力側と、前記トリ

5

が用コンデンサと前記トリガ用ダイオードとの接続点との間に接続された充電用ダイオードを具備する。この装置は、放電開始時には前記2次巻線の電圧に前記トリガ用コンデンサの電圧を重畳して定常出力電圧よりも高いトリガ電圧を放電負荷に供給し、定常放電開始後は前記全波整流回路が出力する直流電力を前記放電負荷に供給する。

この放電用電源装置によれば、簡単な回路構成で定常放電電圧の実質的に2倍の電圧をトリガ電圧として放電負荷に印加できる。各サイクルでトリガ電圧が発生されるので、条件などの変動で放電電流が少なくなった場合でも、放電が消滅し難い。

前記全波整流回路の出力には、平滑用コンデンサ又は平滑用コンデンサとバイパス用ダイオードとが備えられ、前記トリガ用ダイオードのカソードと前記バイパス用ダイオードのカソードとが接続されていてもよい。

この場合、簡単な回路構成で定常放電電圧の実質的に2倍の任意の大きさのトリガ電圧を得ることができ、トリガに要する時間を短縮、又は高いトリガ電圧が要求される場合にも対応できる。

前記インバータ回路の交流出力電圧が印加される1次巻線と、2次巻線とを有するトランスをさらに有していてもよい。

前記トランスは、直列接続された二つの2次巻線を有し、前記全波整流回路は前記二つの2次巻線のそれぞれの端子に直列に接続された一対のダイオードからなるセンタタップ型の整流回路であり、前記充電用ダイオードは前記直列接続された二つの2次巻線の接続点と、前記トリガ用コンデンサと前記トリガ用ダイオードとの接続点との間に接続されていてもよい。

この場合、簡単な回路構成で定常放電電圧の実質的に2倍のトリガ電圧を得ることができ、トリガに要する時間を短縮できる。

前記トランスは、前記2次巻線の一端に直列接続されている付加巻線を有し、前記充電用ダイオードは前記付加巻線他端と、前記トリガ用コンデンサと前記トリガ用ダイオードとの接続点との間に接続されていてもよい。

この場合、簡単な回路構成で定常放電電圧の実質的に2倍の高いトリガ電圧を得ることができ、トリガに要する時間を短縮できる。

6

前記コンデンサの容量 C (F) は、放電開始前の放電電流を I_t (A)、定常放電状態の放電電圧を E (V)、インバータ回路の変換周波数を F (Hz) とするとき、 $C > I_t / (F \times E)$ の式を満足する値であってもよい。

この場合、インバータ回路の制御を複雑にすることなく、放電負荷を確実に放電状態に至らせると共に、インバータ回路やトランスなどの電力損失を抑制できる。

図面の簡単な説明

図 1 は、本発明の第 1 実施例の放電用電源装置を示す回路図である。

図 2 A ~ 2 C は、図 1 に示した放電用電源装置の動作を説明するための回路図である。

図 3 は、シミュレーション結果を示すグラフである。

図 4 ~ 図 12 は、それぞれ異なる本発明の他の実施例を示す回路図である。

図 13 および図 14 は、従来の放電用電源装置の例を示す回路図である。

発明を実施するための最良の形態

以下、本発明の実施例を図面を参照しつつ説明する。ただし、本発明はこれら実施例のみに限定されるものではなく、クレームの範囲内においていかなる変更も可能である。例えば、各実施例の構成要素を相互に交換してもよいし、公知の構成要素を付加してもよいし、一部の構成要件を削除してもよい。

図 1 は本発明に係る放電用電源装置の第 1 実施例を示す回路図であり、図 2 A ~ 2 C はその動作を説明する回路図である。入力側整流回路 1 は、単相交流電圧を整流して直流電力に変換し、インバータ回路 2 はその直流電圧を、例えば数 k Hz ~ 数 $10 k$ Hz の高周波交流電圧に変換する。この例の AC 入力 は単相交流であったが、3 相以上の交流であってもよい。その場合、整流器 1 は三相以上のブリッジ整流器であることが好ましい。インバータ回路 2 は、例えば、パルス幅制御（オン時間比率制御）を行うものである。ただし、インバータ回路 2 はパルス幅制御以外の制御、例えば周波数変調制御などを行うインバータ回路であってもよい。

7

トランス 3 は、1 次巻線 3 a にインバータ回路 2 からの高周波交流電圧が印加され、2 次巻線 3 b から所定の変圧比で昇圧した交流電圧を出力する。この例ではトランスを使用しているが、交流電源と放電負荷 6 との間の絶縁が不要な場合には、トランスを省略してもよい。

2 次巻線 3 b からの交流電圧は、4 個のダイオード 4 A ~ 4 D を接続してブリッジ回路にした全波整流回路 4 によって全波整流され、平滑用コンデンサ 5 で平滑化され、放電負荷 6 に印加される。放電負荷 6 は、図示のように一方の端子が接地されていてもよく、不図示の放電電極間に、負の直流電圧が印加されてもよい。

全波整流回路 4 の 4 個のダイオード 4 A ~ 4 D のうちいずれか 1 個のダイオード 4 A には、トリガ用コンデンサ 7 が並列に接続されている。トリガ用コンデンサ 7 は、ダイオード 4 A に限らず、別のダイオード 4 B, 4 C, 4 D のいずれかに並列接続されてもよい。

制御回路 8 は、負荷電圧を検出する電圧検出器 9 からの電圧検出信号、出力電流を検出する電流検出器 10 からの電流検出信号を受けて、これらに乗じて電力値を算出する。この検出した電力値に基づき、制御回路 8 は放電負荷 6 に供給される電力が予め設定された所定値になるように、インバータ回路 2 をパルス幅制御する。なお、電流検出器 10 は、電流検出信号と制御回路の絶縁を不要とするために、正極側、すなわち接地電位側の電流から検出することもできる。

図 1 に示す実施例の動作を説明する。図 2 A に示すように、2 次巻線 3 b の一方の端子 A が負、他方の端子 B が正になっている半サイクルでは、電流が端子 B からダイオード 4 C、トリガ用コンデンサ 7、端子 A を通して流れ、トリガ用コンデンサ 7 を図示した極性で電圧 E まで充電する。次の半サイクルになると、端子 A が正、端子 B が負になるので、図 2 B に示すように、2 次巻線 3 b の交流電圧 E にトリガ用コンデンサ 7 の電圧 E が重畳され、重畳された電圧 2 E が放電負荷 6 の不図示の放電電極間に印加される。

後述するように、実際の放電負荷 6 には漏れ電流が流れる。各サイクルで前述のような動作を繰り返され、トリガ用コンデンサ 7 は 2 次巻線 3 b の交流電圧 E まで充電される。トリガ用コンデンサ 7 が電圧 E まで充電されると、2 次巻線 3

8

bの交流電圧Eにトリガ用コンデンサ7の電圧Eが重畳された電圧2Eが、平滑用コンデンサ5を経て放電負荷6に印加され、放電負荷6は放電を開始する。平滑用コンデンサ5が電圧2Eで充電される動作では、ダイオード4Cと4Dだけが導通し、ダイオード4Aと4Bは実質的に導通しない。すなわち、トリガ用コンデンサ7とダイオード4C、4Dは変則的な半波倍電圧整流回路として機能する。

トリガ用コンデンサ7が電圧Eまで充電される時間は、トリガ用コンデンサ7の容量の大きさに左右され、図3に示すように、トリガ用コンデンサ7の容量が大きいほど充電時間は短くて済む。

電圧2Eは、放電負荷6の放電電極間に放電を起させる十分な電圧値とエネルギーを有し、放電電極間を確実にトリガしてプラズマ放電状態に至らせることができる。放電開始によって放電電極間の気体はイオン化する。放電電極間に生じたイオンによって、放電電極間のインピーダンスは低下し、放電電圧も小さくなる。したがって、放電電極間にイオンが多数存在する間に次の半サイクルに移行し、かつ電源が放電を持続するのに必要な電流を供給できる能力があれば、トリガ電圧に比べて小さい電圧で定常放電を維持できる。定常の放電状態になると、図2Cに示すように、放電負荷6の電圧はEになる。

トリガ用コンデンサ7の容量Cが小さ過ぎると、放電負荷6を流れる漏れ電流 I_t によって、トリガ用コンデンサ7を電圧Eまで充電することができないので、放電負荷6の不図示の放電電極間に放電を開始させることができない。次に、トリガ用コンデンサ7の必要な静電容量Cを求める。

放電開始前の放電負荷6の漏れ電流を I_t (A)とし、トランス3の2次巻線3bの高周波交流電圧の1周期をT (秒)とすると、その1周期Tにおける漏れ電流 I_t による漏れ電荷量Q (C)は、 $Q = I_t \times T$ となる。

電荷量Qが漏れ電流 I_t としてすべて放電されるとき、平滑用コンデンサ5の充電電圧の低下する電圧値 ΔV (V)が電圧E (V)よりも小さくなければ、平滑用コンデンサ5の充電電圧を2倍の電圧2Eまで上昇させることができない。

したがって、 $\Delta V = Q / C < E$ の式が成り立ち、この式は

$$C > Q / E = I_t \times T / E = I_t / (E \times F)$$

となる。ただし、 F はトランス3の2次巻線3bの高周波交流電圧の周波数(Hz)、つまりインバータ回路2の変換周波数であり、周期 T の逆数である。

前記式から判るように、トリガ用コンデンサ7の容量 C が $I_t / (E \times F)$ よりも小さいと、漏れ電流 I_t の影響で、トリガ用コンデンサ7が電圧 E まで達しない。したがって、トリガ電圧が $2E$ まで上昇できず、放電負荷6を放電状態に至らせることが難しくなる。トリガ用コンデンサ7の容量 C は、 $C > I_t / (E \times F)$ の式を満足する値でなければならない。しかし、実際上では電力損失やトリガに要する時間を考慮しなければならないので、確実に、しかも短い時間で放電負荷6を放電状態に至らせるには、トリガ用コンデンサ7の容量 C は、 $I_t / (E \times F)$ の1.5倍以上であることが好ましい。トリガ用コンデンサ7の容量 C を $I_t / (E \times F)$ の1.5倍以上とすることによって、高周波交流電圧の各サイクルでトリガ用コンデンサ7の充電電圧は確実に上昇し、短い所要時間で放電負荷6はトリガされる。放電負荷6がトリガされ、放電負荷6に放電が発生すると、放電負荷6の電圧は低下し、全波整流回路4が全波整流動作を行って放電負荷6に電力を供給する。

一方、トリガ用コンデンサ7の容量 C が大き過ぎると、放電負荷6が定常放電状態に至ったときに、トリガ用コンデンサ7だけを通して電力が放電負荷6に供給、つまり全波整流回路4が半波倍電圧整流動作を行う期間が長くなる。全波整流回路4が半波倍電圧整流動作を行うと、全波整流動作よりも高い出力電圧($2E$)となるので、インバータ回路2がパルス幅を絞って狭いパルス幅で動作することになる。その狭いパルス幅で必要な放電電流を流すので、電流のピーク値は急激に大きくなり、インバータ回路2において電流容量の大きなスイッチング半導体素子が必要となるばかりでなく、電力損失が大きくなる。したがって、トリガ用コンデンサ7の容量 C は、前記容量 C を目安に必要最小限の値とすることが好ましい。

容量 C の上限値は、負荷条件、例えば放電負荷6に供給する放電電流、放電負荷6における不図示の放電電極間の間隔、その放電電極の雰囲気における真空度および気体の種類などによって影響を受けるので、一概には決められない。放電負荷6の負荷条件が決まったら、その負荷条件に従って実験を行い、定常放電時

10

に全波整流回路4が半波整流動作から全波整流動作に移行するようにトリガ用コンデンサ7の容量Cを選定し、このときの容量Cを上限値とする。

このように、トリガ用コンデンサ7の容量Cが $I_t / (E \times F)$ よりも大きく、好ましくは $I_t / (E \times F)$ の1.5倍よりも大きければ、確実に放電負荷6をトリガできる。しかし、定常放電開始後もトリガ用コンデンサ7に充電されたエネルギーが毎サイクル、平滑用コンデンサ5に移行するために定常放電時のリップル電圧が大きくなるものの、そのエネルギーは放電エネルギーとして使われるから、無駄な電力損失にならない。なお、上記はトリガ用コンデンサ7の容量Cの目安であって、上記範囲に限定されることはない。最終的には実験により決定することが望ましい。

上述のような考え方に基づいて設計を行い、シミュレーションした結果を図3に示す。条件は下記のとおりである。

- (1) 定常放電電圧 $E_o = 500\text{ V}$
- (2) 定常放電時の放電電流 $I_o = 20\text{ A}$ (このときの負荷抵抗 $25\ \Omega$)
- (3) トリガ電圧 $V_t = 1000\text{ V}$
- (4) トリガ前の漏れ電流 $I_t = 10\text{ mA}$ (このときの負荷抵抗 $100\text{ k}\Omega$)
- (5) 高周波電源の出力電圧の実効値 $V_o = 260\text{ V}$
- (6) トランス3の昇圧比 $n = 2$

放電負荷6の不図示の放電電極の雰囲気にはアルゴン (Ar) ガスを用い、プラズマ放電を発生させた。シミュレーションでは、インバータ回路2を実効値 260 V の高周波交流電源に置き換えた。放電負荷6は、トリガ前には電流負荷を模擬する $100\text{ k}\Omega$ の負荷抵抗を接続して漏れ電流を流し、起動後、負荷電圧が 1000 V に達すると、トリガし、スイッチによりプラズマ放電負荷を模擬する $25\ \Omega$ の負荷抵抗に切り替えた。

前記式により、トリガ用コンデンサ7の最小の容量Cは、 $C = I_t / (E \times F) = 0.01 / (500 \times 20^3) = 1\text{ nF}$ があるので、最小の容量よりも容量の小さい 0.9 nF 、最小容量の 1 nF 、 1.1 nF 、 1.2 nF 、 1.5 nF 、 3 nF の場合についてシミュレーションを行った。

それぞれのシミュレーション結果を順に、曲線A～Fで示す。曲線A (0.9

11

nF) の場合には、トリガ用コンデンサ7の充電電圧が500Vに達しないために、必要なトリガ電圧(1000V)が得られず、放電負荷6はトリガされない。曲線B、曲線Cの場合には、図示されていないが、長い時間をかけて1000Vに達する。しかし、実際の装置ではこのような容量を選定することは難しい。

トリガ用コンデンサ7の容量Cが1.2nF(曲線D)の場合には、比較的短時間でトリガ電圧が電圧1000Vまで上昇し、起動後、110ms程度の時間でトリガされ、プラズマ放電に移行した。トリガ用コンデンサ7の容量Cが1.5nF(曲線E)の場合には、更に短い時間でトリガ電圧が電圧1000Vまで上昇し、40ms程度の時間でトリガされ、プラズマ放電に移行した。トリガ用コンデンサ7の容量Cが3nF(曲線F)の場合には、更に短い時間でトリガ電圧が電圧1000Vまで上昇し、20msの時間で程度でトリガされ、プラズマ放電に移行した。図3において、放電発生を示すハッチング領域(幅)は放電電圧のリプル電圧を示す。

図4は、本発明の第2実施例を示す。図1では、全波整流回路4としてフルブリッジ型の整流回路を用いたが、この実施例ではセンタタップ型の整流回路を用いている。図4において、図1中の要素と同様の要素には同一記号を付して説明を省略する。

トランス3は、直列に接続された2次巻線3bおよび2次巻線3cを具備する。2次巻線3b、3cの間には、センタタップとして中点3dが設けられている。2次巻線3b、3cの両端子A、Bにはそれぞれ、直列にダイオード4A、4Bが接続され、センタタップ型の全波整流回路4を構成している。全波整流回路4は実施例のものと同様な動作を行う。

一方のダイオード4Aと並列にトリガ用コンデンサ7が接続されている。ダイオード4Aの代わりにダイオード4Bと並列にトリガ用コンデンサ7が接続されていてもよい。2次巻線3b、3cの発生する電圧をそれぞれEとすると、端子Aが負で、端子Bが正のとき、トリガ用コンデンサ7は電圧2Eまで充電される。次に、端子Aが正で、端子Bが負になると、トリガ用コンデンサ7の充電電圧2E(V)に2次巻線3bの電圧E(V)が重畳され、3E(V)のトリガ電圧が平滑用コンデンサ5を介して放電負荷6に印加され、放電負荷6をトリガする。

したがって、この実施例の回路は、定常放電電圧に比べてかなり高いトリガ電圧が必要な場合に適する。

図5は、本発明の第3実施例を示す。図1では、全波整流回路4を構成するブリッジ接続されたダイオードの一部に並列にトリガ用コンデンサ7を接続した。一方、この放電用電源装置では、図5に示すように、全波整流回路4のブリッジ回路を構成する2列のダイオードのうち、直列に接続されたダイオード4Aと4Bのそれぞれに、トリガ用コンデンサ7、7'が接続されている。図5において、図1と同様の要素には同一符号を付して説明を省略する。

放電用電源装置の動作について説明する。2次巻線3bの高周波交流電圧Eが、端子Bが正で、端子Aが負となる半サイクルにあるとき、電流は端子Bからダイオード4Cを通してトリガ用コンデンサ7を充電する。次に、端子Aが正、端子Bが負の半サイクルになると、2次巻線3bの高周波交流電圧Eがトリガ用コンデンサ7'及びダイオード4Dを通して流れて、トリガ用コンデンサ7'が充電される。この動作が繰り返される。トリガ用コンデンサ7又は7'のいずれかが2次巻線3bの交流電圧Eに等しい電圧まで充電されると、電圧2Eが平滑用コンデンサ5を介して放電負荷6に印加され、放電負荷6はトリガされて、定常放電状態に至る。

放電用電源装置では、トリガ前の各サイクルで導通するダイオードは、ダイオード4Cと4Dだけであり、ダイオード4Aと4Bは実質的に導通しない。すなわち、トリガ用コンデンサ7、7'とダイオード4C、4Dが全波倍電圧回路を構成する。2個のトリガ用コンデンサ7、7'で倍電圧動作するので、原理的にはそれらコンデンサの容量Cは図1の放電用電源装置100の場合の1/2の容量C ($C > I t / (2 \times E \times F)$) でよいことになる。

図6は本発明の他の実施例を示す。この実施例では、入力整流器として三相整流器101が使用されている。三相整流器101の出力は三相インバータ102に供給され、三相インバータ102からの出力は三相トランス103へ供給される。三相トランス103の出力は、三相全波整流回路104に供給され、全波整流される。

この例の三相インバータは、6個のMOSFET__2A~2Fからなる。三相

トランス103は、スター結線された3個の一次巻線3A, 3B, 3Cおよびスター結線された3個の二次巻線3D, 3E, 3Fを有する。三相ブリッジ整流回路104は6個のダイオード4A~4Fからなる。三相インバータ102は、3本の交流出力線a, b, cに位相差120°で交流電圧を発生する。この交流電圧はトランス103で変圧された後、三相ブリッジ整流回路104で整流される。この三相方式では、図1の実施例（単相方式）に比較して、出力直流電圧のリップルが減少できる。

三相インバータ102、三相トランス103、三相ブリッジ整流回路104による三相電力変換装置について詳細な説明は省略する。制御回路108、電圧検出回路109、電流検出回路110は、それぞれ図1の説明における要素8, 9, 10にそれぞれ対応する。

この実施例では、三相ブリッジ整流回路104を構成する3列のダイオード列のうち、直列接続されているダイオード4Aおよび4Bに、トリガー用コンデンサ107A, 107Bが接続されている。トリガー用コンデンサ107A, 107Bを付加することにより、放電開始前に定格電圧よりも高い電圧を発生させることが可能である。ダイオード4Aおよび4Bの代わりに、4Cおよび4D、または4Eおよび4Fであってもよい。6個のうち、いずれか1個のダイオードのみにコンデンサを接続してもよい。なお、三相インバータ102の3本の交流出力線a, b, cにそれぞれインダクタンスとコンデンサを直列に接続して、いわゆる直列共振インバータを構成し、周波数変調制御することもできる。

図7は、本発明のさらに他の実施例を示す。この実施例では、4個の全てのダイオード4A~4Dのそれぞれに、コンデンサ7A~7Dが並列に接続されている。コンデンサ7A~7Dが全て、実質的に同一容量であれば、この回路構成のコンデンサはダイオード4A~4Dに加わるサージ電圧抑制、またはダイオード4A~4Dのリカバリーノイズ低減用となる。

しかし、この実施例では、いずれか一列のダイオード4A, 4B（4C, 4Dであってもよい）に並列に接続された2個のコンデンサ7A, 7Bの静電容量を、残りのコンデンサ7C, 7Dよりも大きくすることにより、放電開始前の出力電圧を定格放電電圧よりも高くできる。

図7の実施例の電圧発生原理は、図1および図5の実施例と同様に、倍電圧整流作用である。漏れ電流に対応した適正静電容量の目安は、コンデンサ7C、7Dの存在により複雑であるため、十分に解明できていない。ただし、コンデンサ7A、7A'、7B、7B'の静電容量と残りのコンデンサ7C、7C'、7D、7D'の静電容量との差は、下記式の静電容量Cを目安として選定すればよい。

$$C = I t / (2 \times E \times F)$$

分母に係数2が入っているのは、図5の実施例の考え方と同様に2個のダイオード4A、4Bの並列コンデンサ7A、7Bにトリガコンデンサ機能を持たせているためである。もしも、コンデンサ7Aだけを他のコンデンサ7B、7C、7Dよりも大きくする場合は、図1の実施例と同様に、その差は下記式で表される静電容量Cとなる。

$$C = I t / (E \times F)$$

具体的には、先のシュミレーション条件と同じ条件でコンデンサ容量を選定する。例えば、コンデンサ7C、7Dの静電容量を1nFとすれば、コンデンサ7A、7Bの静電容量は5nF以上にすることが好ましい。1個のダイオードD1のみにコンデンサを接続してもよい。

図8は本発明の他の実施例を示す。この実施例では、全波整流回路4の計4個のダイオードのそれぞれが、直列接続された2個のダイオード4Aと4A'、4Bと4B'、4Cと4C'、4Dと4D'で置換されている。全てのダイオード4A～4D'にそれぞれコンデンサ7A～7D'が並列接続されている。

コンデンサが全て実質的に同一静電容量であれば、各コンデンサは、直列ダイオードの過度電圧をバランスするコンデンサとして作用する。ところが、本発明では、直列1アームのみのダイオード4Aと4A'、4Bと4B'に並列かつ相互に直列な2個のコンデンサ7A、7A'、7B、7B'の静電容量を、残りのコンデンサ7C、7C'、7D、7D'よりも実質的に大きくすることにより、放電開始前の出力電圧を定格放電電圧よりも高くできる。

図8の実施例の電圧発生原理は、図1、図5および図7の実施例と同様に、倍電圧整流作用であるが、漏れ電流に対応した適正静電容量の目安は、コンデンサ7C、7C'、7D、7D'の存在により複雑であり、十分には解明できていない。

コンデンサ 7 A, 7 A' の直列静電容量またはコンデンサ 7 B, 7 B' の直列静電容量と、残りのコンデンサ 7 C, 7 C' の直列静電容量またはコンデンサ 7 D, 7 D' の直列静電容量との差は、下記式の静電容量 C (F) を目安として選定すればよい。

$$C > I t / (2 \times E \times F)$$

分母に係数 2 が入っているのは、図 5 の実施例の考え方と同様に 2 個のトリガコンデンサを用いているためである。もしも、コンデンサ 7 A, 7 A' だけを他のコンデンサ 7 B, 7 B', 7 C, 7 C', 7 D, 7 D' よりも大きくする場合は、その差は下記式で表される静電容量 C となる。

$$C = I t / (E \times F)$$

具体的には、先のシュミレーション条件と同じ条件でコンデンサ容量を選定する。例えば、コンデンサ 7 C, 7 C', 7 D, 7 D' の静電容量を 2 nF とすれば、4 nF 以上にすることが好ましい。1 組のダイオード 4 A と 4 A' にのみ、他よりも静電容量の大きいコンデンサ 7 A, 7 A' を接続してもよい。

以上述べた各実施例では放電負荷 6 と並列に平滑用コンデンサ 5 が接続されているが、アーク放電時の放電エネルギーを小さくするために、平滑用コンデンサ 5 を省くことができる。

また、インバータは MOSFET だけでなく、IGBT、バイポーラトランジスタで構成してもよく、ブリッジインバータに限定されない。

図 9 は他の実施例を示し、その動作は図 3 で説明したものと同一である。入力側整流回路 1 は 3 相交流電圧を整流して直流電力に変換し、インバータ回路 2 はその直流電圧を数 kHz ～ 数 10 kHz の高周波交流電圧に変換する。インバータ回路 2 は周知のものであり、例えばパルス幅制御 (オン時間比率制御) される。トランス 3 は、インバータ回路 2 から 1 次巻線 3 a に印加された高周波交流電圧を所定の変圧比で昇圧された交流電圧を 2 次巻線 3 b から出力する。2 次巻線 3 b の交流電圧は、図示しない 4 個のダイオードをブリッジに接続してなる全波整流回路 4 によって全波整流され、平滑用コンデンサ 5 で平滑化されて、放電負荷 6 に印加される。放電負荷 6 は、通常、一方の端子が接地され、不図示の放電電極間には負の直流電圧が印加される。

全波整流回路 4 の一方の入力側（つまり、全波整流回路 4 の一方の入力とトランス 3 の 2 次巻線 3 b の一方の端子 A との接続点）と、全波整流回路 4 の出力側（つまり、全波整流回路 4 の出力と放電負荷 6 との接続点）との間に、全波整流回路 4 を跨ぐように、トリガ用コンデンサ 7 とトリガ用ダイオード 8 とを直列接続した回路が接続されている。全波整流回路 4 の他方の入力側（つまり、全波整流回路 4 の他方の入力とトランス 3 の 2 次巻線 3 b の他方の端子 B とを接続した接続点）と、トリガ用コンデンサ 7 とトリガ用ダイオード 8 との接続点との間に、トリガ用コンデンサ 7 を充電するための充電用ダイオード 9 が接続されている。

制御回路 10 は負荷電圧を検出する電圧検出器 11、出力電流を検出する電流検出器 12 からの電圧検出信号、電流検出信号を受けて、放電負荷 6 に供給される電力が所定の値になるように、インバータ回路 2 をパルス幅制御する。

2 次巻線 3 b の一方の端子 A が負、他方の端子 B が正の電圧の半サイクルでは、端子 B から充電用ダイオード 9、トリガ用コンデンサ 7、端子 A を通して電流が流れ、トリガ用コンデンサ 7 を図示極性で充電する。次の半サイクルになると、端子 A が正の電圧、端子 B が負の電圧になるので、2 次巻線 3 b の交流電圧 E にトリガ用コンデンサ 7 の電圧が重畳され、その重畳された電圧が放電負荷 6 の不図示の放電電極間に印加される。

後述するように、実際の放電負荷では漏れ電流 I_t が流れるので、トリガ用コンデンサ 7 は各サイクルで交流電圧 E に達することはできず、各サイクルで前述のような動作を繰り返すことによって、トリガ用コンデンサ 7 は 2 次巻線 3 b の交流電圧 E まで徐々に充電される。トリガ用コンデンサ 7 が電圧 E まで充電されると、2 次巻線 3 b の交流電圧 E にトリガ用コンデンサ 7 の電圧が重畳された電圧 $2E$ が、平滑用コンデンサ 5 を通して放電負荷 6 に印加され、放電負荷 6 はトリガされる。全波整流器 4 が全波整流動作を行って放電電力を供給する。

トリガ用コンデンサ 7 が電圧 E まで充電される時間はトリガ用コンデンサ 7 の容量の大きさに左右され、図 3 に示すように、トリガ用コンデンサ 7 の容量が大きいかほど充電時間は短くて済む。

電圧 $2E$ は、放電負荷 6 の不図示の放電電極間に放電を起させる十分な電圧値とエネルギーとを有し、放電電極間を確実に放電状態に至らせることができな

ればならない。その放電の開始によって、放電電極間の気体はイオン化し、放電電極間のインピーダンスは低下し、その放電電圧が小さくなる。したがって、放電電極間にイオンが多数存在する間に次の半サイクルに移行し、かつ電源が放電を持続するのに必要な電流を供給できる能力があれば、トリガ電圧に比べて小さい電圧で定常放電を維持できる。

トリガ用コンデンサ7の容量Cが小さ過ぎると、放電負荷6を流れる漏れ電流 I_t によって、トリガ用コンデンサ7を電圧Eまで充電することができないので、放電負荷6の不図示の放電電極間に放電を開始させることができない。次に、巻線電圧の2倍の電圧 $2E$ を発生するために、トリガ用コンデンサ7の最低限必要な容量Cを求める。

放電開始前の放電負荷6の漏れ電流を I_t とし、トランス3の2次巻線3bの高周波交流電圧の1周期をTとすると、その1周期Tにおける漏れ電流 I_t による漏れ電荷量Qは、 $Q = I_t \times T$ となる。

この電荷量Qが漏れ電流 I_t としてすべて放電されるとき、平滑用コンデンサ5の充電電圧の低下する電圧値 ΔV が電圧Eよりも小さくなければ、平滑用コンデンサ5の充電電圧を2倍の電圧 $2E$ に向けて上昇させることができない。したがって、 $\Delta V = Q / C < E$ の式が成り立ち、この式は $C > Q / E = I_t \times T / E = I_t / (E \times F)$ となる。ただし、Fはトランス3の2次巻線3bの高周波交流電圧の周波数、つまりインバータ回路2の変換周波数であり、周期Tの逆数である。

前記式から、トリガ用コンデンサ7の容量Cが $I_t / (E \times F)$ よりも小さいと、漏れ電流 I_t の影響で、トリガ用コンデンサ7が電圧Eまで達しないので、トリガ電圧が $2E$ まで上昇できず、放電負荷6を放電状態に至らせることが難しくなる。したがって、トリガ用コンデンサ7の容量Cは、 $C > I_t / (E \times F)$ の式を満足する値でなければならない。しかし、実際上では電力損失やトリガに要する時間を考慮しなければならないので、確実に、しかも短い時間で放電負荷6を放電状態に至らせるには、トリガ用コンデンサ7の容量Cは、 $I_t / (E \times F)$ の1.5倍以上であることが好ましい。トリガ用コンデンサ7の容量Cを $I_t / (E \times F)$ の1.5倍以上の値に選ぶことによって、高周波交流電圧の各サ

イクルでトリガ用コンデンサ 7 の充電電圧は確実に上昇し、短い所要時間で放電負荷 6 はトリガされる。

他方ではトリガ用コンデンサ 7 の容量 C が大き過ぎると、放電負荷 6 が定常放電状態に至って、全波整流回路 4 が全波整流動作を行い、放電負荷 6 に電力を供給しているときに、トリガ用コンデンサ 7 だけを通して電力が放電負荷 6 に供給、つまり全波整流回路 4 が半波整流動作を行う期間が発生してしまう。全波整流回路 4 が半波整流動作を行うと、当然に導通期間が狭くなるので、インバータ回路 2 がパルス幅を絞って狭いパルス幅で動作することになる。その狭いパルス幅で必要な放電電流を流すので、電流のピーク値は大きくなり、インバータ回路 2 において電流容量の大きなスイッチング半導体素子が必要となるばかりでなく、電力損失が大きくなる。したがって、トリガ用コンデンサ 7 の容量 C は、全波整流回路 4 のダイオード 4 A ~ 4 D がカットオフしない、つまり全波整流動作から半波整流動作に入ることがない上限容量 C_u よりも小さいことが好ましい。

トリガ用コンデンサ 7 の上限容量は、負荷条件、例えば放電負荷 6 に供給する放電電流、放電負荷 6 における不図示の放電電極間の間隔、その放電電極の雰囲気における真空度および気体の種類などによって影響を受けるので、一概には決められない。負荷条件に従って実験を行い、全波整流回路 4 が全波整流動作から半波整流動作に移行するときのトリガ用コンデンサ 7 の容量 C をもって上限容量とする。

このように、トリガ用コンデンサ 7 の容量 C が $I_t / (E \times F)$ よりも大きく、好ましくは $I_t / (E \times F)$ の 1.5 倍よりも大きく、かつ上限容量 C_u よりも小さい場合、確実に放電負荷 6 をトリガできるものの、定常放電開始後もトリガ用コンデンサ 7 に充電されたエネルギーが毎サイクル、平滑用コンデンサ 5 に移行するために定常放電時のリップル電圧が大きくなる。しかし、そのエネルギーは放電エネルギーとして使われるから、無駄な電力損失にならない。

上述のような考え方に基づいて設計を行い、シミュレーションした結果は図 3 に示したとおりである。条件は下記のとおりである。

(1) 定常放電電圧 $E_o = 500 \text{ V}$

(2) 定常放電時の放電電流 $I_o = 20 \text{ A}$ (このときの負荷抵抗 25Ω)

- (3) トリガ電圧 $V_t = 1000\text{ V}$
- (4) トリガ前の漏れ電流 $I_t = 10\text{ mA}$ (このときの負荷抵抗 $100\text{ k}\Omega$)
- (5) 高周波電源の出力電圧の実効値 $V_o = 260\text{ V}$
- (6) トランス3の昇圧比 $n = 2$

放電負荷6における不図示の放電電極の雰囲気にはアルゴン(Ar)ガスを用い、プラズマ放電を発生させた。シミュレーションでは、インバータ回路2を実効値 260 V の高周波交流電源に置き換えた。放電負荷6は、トリガ前には電流負荷を模擬する $100\text{ k}\Omega$ の負荷抵抗を接続して漏れ電流を流し、起動後、負荷電圧が 1000 V に達するときにトリガして、放電状態に移行するものと仮定して、電子スイッチによりプラズマ放電負荷を模擬する 25Ω の負荷抵抗に切り替えた。

前記式により、トリガ用コンデンサ7の最小の容量Cは、

$$C = I_t / (E \times F) = 0.01 / (500 \times 20^3) = 1\text{ nF}$$

となるので、最小の容量よりも容量の小さい 0.9 nF 、最小容量の 1.0 nF 、それよりも少し大き目の 1.1 nF 、更に 1.2 nF 、 1.5 nF 、 3 nF の場合についてシミュレーションを行った。

シミュレーション結果を順に曲線A、曲線B、曲線C、曲線D、曲線E、曲線Fで示す。曲線A (0.9 nF) の場合には、トリガ用コンデンサ7の充電電圧が 500 V に達しないために、必要なトリガ電圧 (1000 V) が得られず、放電負荷6はトリガされない。曲線B (1.0 nF)、曲線C (1.1 nF) の場合には、図示されていないが、長い時間をかけて 1000 V に達する。しかし、放電発生までの時間がかかり過ぎるので、実際の装置ではこのような容量を選定することは難しい。

トリガ用コンデンサ7の容量Cが 1.2 nF (曲線D) の場合には、比較的短時間でトリガ電圧が電圧 1000 V まで上昇し、 110 ms 程度の時間でトリガされ、プラズマ放電に移行している。トリガ用コンデンサ7の容量Cが 1.5 nF (曲線E) の場合には、更に短い時間でトリガ電圧が電圧 1000 V まで上昇し、 40 ms 程度の時間でトリガされ、プラズマ放電に移行しているのが分かる。トリガ用コンデンサ7の容量Cが 3 nF (曲線F) の場合には、更に短い時間でトリガ電圧が電圧 1000 V まで上昇し、 20 ms 程度の時間でトリガされ、プ

20.

ラズマ放電に移行しているのが分かる。図示しないが、トリガ用コンデンサ7の容量Cが2000nFまでシミュレーションしたが、更に短い所要時間でプラズマ放電が発生した。

図10は他の実施例の放電用電源装置を示す。図10において、図9で用いた記号と同一の記号は、図9の部材と同一の名称の部材を示すものとする。

この実施例が、図9に示した放電用電源装置と異なる点は、平滑用コンデンサ5と放電負荷6との間に直列にバイパス用ダイオード13を接続すると共に、バイパス用ダイオード13のカソードをトリガ用ダイオード8のカソードに接続したことである。

バイパス用ダイオード13をこのように設けることによって、トリガ電圧2Eが平滑用コンデンサ5によって平滑されることなく、トリガ電圧2Eが放電負荷6に直接印加されるので、放電負荷6を早期にトリガできる。放電負荷6がトリガされ、放電状態に至ると、トランス3の2次巻線3bから全波整流回路4と平滑コンデンサ5とバイパス用ダイオード13とを通して放電負荷6に放電電力が供給される。この実施例によれば、即応性が向上される。

また、全波整流回路4の出力電圧はバイパス用ダイオード13によってトリガ電圧2Eがブロックされ、電圧Eが印加されるだけであるので、全波整流回路4を構成するダイオードの耐圧、および平滑コンデンサ5の耐圧は図9の放電用電源装置100に比べて、1/2でよいという利点がある。

図11は、他の実施例の放電用電源装置を示す。図11において、図9で用いた記号と同一の記号は、図9の部材と同一の名称の部材を示すものとする。

トランス3は、2次巻線3bに2次巻線3cを直列に付加し、そして2次巻線3bと3cとがセンタタップ構成になっており、中点3dを有する。これら2次巻線3bと付加された2次巻線3cのそれぞれの端子A、Bには、直列にそれぞれダイオード4A、4Bのアノードが接続され、カソードは共通に接続されてセンタタップ型の全波整流回路4を構成している。

トリガ用コンデンサ7とトリガ用ダイオード8とを直列接続した回路は、2次巻線3bの端子Aとダイオード4A、4Bのカソードとの間に接続される。トリガ用コンデンサ7を充電するための充電用ダイオード9は、トリガ用コンデンサ

7とトリガ用ダイオード8との接続点と、中点3dとの間に接続されている。この放電用電源装置の動作は、放電用電源装置100、200の動作とほぼ同じであるので、説明を省略する。

図12はさらに他の実施例を示している。図12において、図9で用いた記号と同一の記号は、図9の部材と同一の名称の部材を示すものとする。この実施例が放電用電源装置と異なる点は、充電用ダイオード9アノードが付加された2次巻線3cの端子Bに接続されていることである。

放電用電源装置400の動作について説明すると、2次巻線3bの端子Aが負、付加された2次巻線3cの端子Bが正の半サイクルでは、2次巻線3bの電圧Eと付加された2次巻線3cの電圧Eとが重畳された電圧2Eが、充電用ダイオード9を通してトリガ用コンデンサ7に印加され、トリガ用コンデンサ7は電圧2Eまで充電される。したがって、放電用電源装置400によれば、前述の説明から分かるように、放電負荷6には電圧3Eを印加できる。

この実施例によれば、放電負荷6のトリガ電圧が電圧2Eならば、トリガ用コンデンサ7が電圧Eに充電された時点で、放電負荷6に電圧2Eが印加され、トリガされるので、短い所要時間で放電負荷6の放電を開始させることができる。また、トリガ電圧が3Eまでのものに対応できる。更に、この実施例では2次巻線3bの巻線数に比べて2次巻線3cの巻線数を必要な電圧値に対応させて増やせば、トリガ電圧が3Eよりも高い放電負荷にも対応できる。

放電負荷6に並列接続されている平滑用コンデンサ5は、放電負荷6がアーク放電状態にあるときの放電エネルギーを小さくするために、省くこともできる。

本発明の用途としては、エキシマレーザのようなレーザ装置のレーザ管をトリガするための電源、あるいは高輝度放電灯(HID)のような各種放電灯を点灯するための電子点灯装置、又は光ファイバの切断面を突き合わせて接続する際に、放電による熱で光ファイバを熔融させて接続する光ファイバ融着接続用の放電用電源装置として、さらにはプラズマ放電を発生させてプラズマガスをイオン化し、そのイオンをターゲット表面に衝突させ、ターゲット材料を蒸発させて、その蒸気を半導体表面又は光ディスク基板表面に薄膜を形成する薄膜形成装置などが挙げられる。また、その他にも電極間の放電エネルギーを利用する種々の機器の放

電用電源として用いることができる。

産業上の利用の可能性

本発明によれば、簡単な回路構成で、しかもインバータ回路の簡便な通常の制御方法で、確実に放電負荷に放電を発生させ、かつ定常放電状態を維持できる。

請求の範囲

1. 放電負荷に直流電圧を供給して放電させるための放電用電源装置であって、
直流電圧を交流電圧に変換するインバータ回路；
複数のダイオードを有し、前記インバータ回路を経て生成された交流電圧を整流する全波整流回路；および
前記全波整流回路の前記ダイオードの一部に並列に接続されたトリガ用コンデンサを具備し、
前記放電負荷の放電開始時には、定常出力電圧よりも高いトリガ電圧を放電負荷に供給し、定常放電開始後は、前記全波整流回路が出力する直流電力を前記放電負荷に供給する。
2. クレーム1の放電用電源装置であって、前記全波整流回路は、直列に接続されたダイオードを2対備えたフルブリッジ整流回路であり、いずれか1対の前記ダイオードに前記トリガ用コンデンサがそれぞれ並列に接続されている。
3. クレーム1の放電用電源装置であって、前記インバータ回路が出力する交流電圧が供給される1次巻線、および2次巻線を有するトランスをさらに有する。
4. クレーム3の放電用電源装置であって、前記トランスは前記2次巻線を2つ有し、前記2つの2次巻線は互いに直列に接続され、前記全波整流回路はセンタタップ型整流回路であり、前記センタタップ型整流回路は前記2つの2次巻線に接続され、前記トリガ用コンデンサは、前記2つの2次巻線に発生する電圧の和に等しい電圧まで充電される。
5. クレーム1の放電用電源装置であって、放電開始前に前記放電負荷を流れる漏れ電流を I_t (A)、定常放電電圧を E (V)、前記インバータ回路が出力する交流電圧の周波数を F (Hz)とすると、前記トリガ用コンデンサの容量 C (F)は、 $C > I_t / (E \times F)$ であり、かつ容量 C (F)は、前記放電負荷が定常放

電状態にあるときに全波整流動作を行う容量以下である。

6. クレーム2の放電用電源装置であって、放電開始前に前記放電負荷を流れる漏れ電流を I_t (A)、定常放電電圧を E (V)、前記インバータ回路が出力する交流電圧の周波数を F (Hz) とするとき、前記トリガ用コンデンサの容量 C (F) は、 $C > I_t / (2 \times E \times F)$ であり、かつ容量 C (F) は、前記放電負荷が定常放電状態にあるときに全波整流動作を行う容量以下である。

7. クレーム1の放電用電源装置であって、前記整流回路の全てのダイオードにコンデンサがそれぞれ並列に接続され、これらのうちいずれかのコンデンサは、他のコンデンサより実質的に静電容量が大きいトリガー用コンデンサである。

8. クレーム1の放電用電源装置であって、前記整流回路のダイオードがさらに直列接続された複数個のダイオードからなり、これらの直列接続された複数個のダイオードにコンデンサがそれぞれ並列に接続され、これらコンデンサのうち一部のコンデンサは、他のコンデンサよりも実質的に容量が大きいトリガー用コンデンサである。

9. クレーム7の放電用電源装置であって、放電開始前に前記放電負荷を流れる漏れ電流を I_t (A)、定常放電電圧を E (V)、前記インバータ回路が出力する交流電圧の周波数を F (Hz) とするとき、前記トリガ用コンデンサの容量は、他のコンデンサの容量よりも $I_t / (E \times F)$ (F) 以上大きく、かつ前記放電負荷が定常放電状態にあるときは全波整流動作を行う容量以下である。

10. クレーム3の放電用電源装置であって、前記インバータ回路は多相インバータであって、前記トランスは複数の一次巻線および二次巻線を有する多相トランスであり、前記整流回路は複数のダイオードアームを有する多相整流回路である。

1 1. 放電負荷に直流電圧を供給して放電させるための放電用電源装置であって、
直流電圧を交流電圧に変換するインバータ回路；

前記インバータ回路を経て生成された交流電圧を整流する全波整流回路；

前記全波整流回路の入力側と出力側との間で直列接続されたトリガ用コンデンサおよびトリガ用ダイオード；および

前記全波整流回路の入力側と、前記トリガ用コンデンサと前記トリガ用ダイオードとの接続点との間に接続された充電用ダイオードを具備し、

放電開始時には前記 2 次巻線の電圧に前記トリガ用コンデンサの電圧を重ねて定常出力電圧よりも高いトリガ電圧を放電負荷に供給し、定常放電開始後は前記全波整流回路が出力する直流電力を前記放電負荷に供給する。

1 2. クレーム 1 1 の放電用電源装置であって、

前記全波整流回路の出力には、平滑用コンデンサ又は平滑用コンデンサとバイパス用ダイオードとが備えられ、前記トリガ用ダイオードのカソードと前記バイパス用ダイオードのカソードとが接続されている。

1 3. クレーム 1 1 の放電用電源装置であって、

前記インバータ回路の交流出力電圧が印加される 1 次巻線と、2 次巻線とを有するトランスをさらに有する。

1 4. クレーム 1 3 の放電用電源装置であって、

前記トランスは、直列接続された二つの 2 次巻線を有し、前記全波整流回路は前記二つの 2 次巻線のそれぞれの端子に直列に接続された一対のダイオードからなるセンタタップ型の整流回路であり、前記充電用ダイオードは前記直列接続された二つの 2 次巻線の接続点と、前記トリガ用コンデンサと前記トリガ用ダイオードとの接続点との間に接続されている。

1 5. クレーム 1 3 の放電用電源装置であって、

前記トランスは、直列接続された二つの 2 次巻線を有し、前記全波整流回路は

26

前記二つの２次巻線のそれぞれの端子に直列に接続された一対のダイオードからなるセンタタップ型の整流回路であり、前記充電用ダイオードは前記直列接続された二つの２次巻線の他端子と、前記トリガ用コンデンサと前記トリガ用ダイオードとの接続点との間に接続されている。

１６．クレーム１１の放電用電源装置であって、

前記コンデンサの容量 C (F) は、放電開始前の放電電流を I_t (A)、定常放電状態の放電電圧を E (V)、インバータ回路の変換周波数を F (Hz) とするとき、

$$C > I_t / (F \times E)$$

の式を満足する値であり、かつ前記放電負荷が定常放電状態にあるときは全波整流動作を行う容量以下である。

要 約 書

この放電用電源装置は、放電負荷 6 に直流電圧を供給して放電させるためのものであり、直流電圧を交流電圧に変換するインバータ回路 2 ; インバータ回路 3 が出力する交流電圧が供給される 1 次巻線 3 a、および 2 次巻線 3 b を有するトランス 3 ; 複数のダイオード 4 A ~ 4 D を有し、2 次巻線 3 b が発生する交流電圧を整流する全波整流回路 4 ; および全波整流回路 4 のダイオードの一部に並列に接続されたトリガ用コンデンサ 7 を具備する。